

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>6</sup>  
G05F 1/56

(45) 공고일자 1999년04월01일

(11) 등록번호      특0174490

(24) 등록일자 1998년 11월 04일

(21) 출원번호                      특 1996-047638

(65) 공개번호           특1998-028538

(22) 출원일자 1996년 10월 23일

(43) 공개일자 1998년07월15일

(73) 특허권자                      코오롱엔지니어링주식회사                      공용조

(72) 발명자

권능환

경상북도 포항시 남구 지곡동 교수아파트 5동 804호  
최춘호

서울특별시 성북구 마장동 331-2번지 범우아파트 1동 105호  
김왕두

경기도 군포시 산본동 롯데묘향아파트 938동 1004호

(74) 대리인

송만호, 김재만

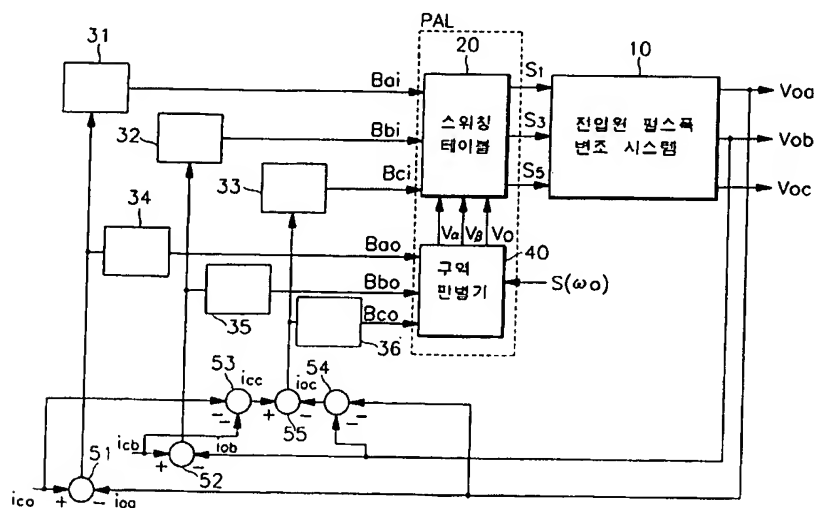
심사관 : 고준호

(54) 공간벡터 변조형 히스테리시스 전류제어기

## 요약

본 발명은 전류벡터의 회전 방향을 고려한 공간벡터 변조형 히스테리시스 전류제어기에 관한 것으로, 본 발명의 구성은 3상 출력전압으로부터 2상 출력전류를 계산시키는 전압원 펄스폭 변조 시스템과; 3개의 기준전류와 2상의 출력전류를 수신하여, 각각 가산 또는 감산한 3개의 오차전류를 출력하는 가산수단과; 제1, 제2, 제3 오차전류를 수신하여, 각각 제1, 제2, 제3 히스테리시스 설정값과 비교하여 각각 제1, 제2, 제3 디지털값을 출력하는 제1, 제2, 제3 히스테리시스 비교기와; 제1, 제2, 제3 오차전류를 수신하여, 각각 제4, 제5, 제6 히스테리시스 설정값과 비교하여 각각 제4, 제5, 제6 디지털값을 출력하는 제4, 제5, 제6 히스테리시스 비교기와; 주파수 부호, 제4, 제5, 제6 히스테리시스 비교기의 출력을 수신하여, 6개 구역중 한 구역을 결정하고, 이에 따라 공간벡터 변조된 제1, 제2 전압벡터, 영전압벡터를 출력하는 구역판별기와; 제1, 제2, 제3 히스테리시스 비교기의 출력과 제1, 제2 전압벡터, 영전압벡터를 수신하여, 각각 설정된 구역에 따라 2상의 스위치만 스위칭 시킴으로써, 스위칭 소자를 구동시킬 수 있는 제1, 제2, 제3 구동신호를 출력하는 스위칭 테이블로 이루어지며, 본 발명의 효과는 회로의 구현이 쉽고, 동적 응답이 빠르며, 최대전류 제한 능력과 부하 파라미터의 변동에 민감하지 않으며 최대출력 전압이 정현과 펄스폭 변조방식보다 크고, 스위칭 수도 줄임 수 있다.

0455



## 명세서

### 도면의 간단한 설명

제1도는 종래의 기술에 따른 전압원 펄스폭 변조 시스템의 회로도.

제2도는 종래의 기술에 따른 공간 전압벡터를 나타내는 도면.

제3도는 종래의 기술에 따른 공간벡터 변조를 나타내는 도면.

제4도는 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기의 구성도.

제5도는 본 발명의 실시예에 따른 상전류의 오차 및 전류벡터의 회전 방향과 전압벡터의 상관 관계를 나타내는 도면.

제6도는 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기의 스위칭 테이블을 나타내는 도면.

제7도는 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기의 회로도.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 공간벡터 변조형 히스테리시스 전류제어기에 관한 것으로, 특히 산업 전반에서 3상 전류제어를 필요로 하는 장치에 사용하기 위하여 전류벡터의 회전 방향을 고려한 공간벡터 변조형 히스테리시스 전류제어기에 관한 것이다.

지금까지 전류제어 기법에 대해 다양한 방법이 제시되었지만 여러 가지 방법중에서도 3상을 독립적으로 제어하는 히스테리시스 전류제어기가 회로의 구현이 쉽고, 동적 응답이 빠르며, 최대전류 제한 능력과 부하 파라미터의 변동에 민감하지 않기 때문에 비교적 많이 사용되고 있다.

한편 공간벡터 변조방식은 출력전압이 정현파 펄스 변조방식보다 최대출력 전압이 15.4% 더 크고, 스위칭수도 30% 정도 줄어드는 2가지의 뛰어난 장점을 가지고 있으며, 공간벡터 변조방식은 3상이 독립적으로 제어되는 히스테리시스 전류제어기와는 달리 인가될 수 있는 상태 전압벡터를 한정하고 있다. 즉, 기준전류와 부하의 역기전력이 전류오차의 제어에 매우 큰 영향을 미칠 수 있으므로 전류오차의 방향 추세에 대한 정보를 얻을 수 있으며 전류오차를 줄이기 위해 특정한 상태전압벡터 또는 영전압벡터를 인가할 수 있다.

제1도는 일반저인 전압원 펄스폭 변조 시스템의 구조를 나타내고 있다. 여기에서 제1 스위치(S1)에서 제6 스위치(S6) 등의 6개 스위치를 이용하여 제1 출력전압(Voa), 제2 출력전압(Vob), 제3 출력전압(Voc)의 3상 전압을 직류전원(Vd)으로부터 펄스폭을 변조하여 만들어 내게 된다. 이때 만들어 낼 수 있는 전압벡터와 전압벡터를 사이에는 제2도에 도시된 바와 같이 6개의 구역으로 나누어지게 되며, 여기에서 상기 전압벡터를 공간 전압벡터라고 한다.

예로서, V1(100)은 제1 스위치(S1) 도통, 제3 스위치(S3) 소거, 제5 스위치(S5) 소거를 나타내고 있다. 출력 전압벡터인  $v_o(t)$ 을 얻기 위해서 6개 스위치의 도통시간을 출력 전압벡터( $v_o$ )의 크기와 각도에 따라 변조하게 되고, 출력 전압벡터( $v_o$ )의 각도에 따라 6개의 구역 중에 어느 한 구역을 결정하게 된다.

제3도는 일반적인 공간벡터 변조방식을 나타내고 있으며, 공간벡터 변조방식에 의해 상기 출력 전압벡터를  $v_o = d_a V_a + d_b V_b$ 로 변조하는 것을 도시하고 있다. 즉, 일반적인 벡터의 성질을 이용함으로써, 출력 전압벡터( $v_o(t)$ )는 제1 상수( $d_a$ ), 제1 전압( $V_a$ ), 제2 상수( $d_b$ ), 제2 전압( $V_b$ )으로 분해할 수 있다.

따라서 공간벡터 변조방식은 임의의 구역안에 있는 출력전압벡터  $v_o(t)$ 를 만들어내기 위해 구역을 구성하고 있는 세 개의 공간벡터인 제1 전압( $V_a$ ), 제2 전압( $V_b$ ), 영전압( $V_0$ )을 이용할 수 있고, 3상 사이에 상관 관계를 고려하면서 적절한 순간에 알맞은 영전압벡터( $V_0(t)$ )를 인가하면, 스위칭 수를 크게 줄여줄 수 있다.

#### 발명이 이루고자하는 기술적 과제

종래의 히스테리시스 전류제어기는 독립적인 히스테리시스 전류제어기 사이에 3상 관계 정립이 결여되어 있어서 낮은 변조지수에서도 스위칭 주파수가 매우 높아질 수 있기 때문에 스위칭 손실을 증가시킬 뿐만 아니라 전류 오차도 정확히 제어하지 못하는 문제점이 있다.

본 발명에서는 간단히 구현된 구역판별기를 종래의 히스테리시스 전류제어기에 적용하여 공간벡터 변조방식과 마찬가지로 6개 구역중 한 구역을 결정하고, 각 구역에 따라 인가할 수 있는 공간벡터들을 제한함으로써, 공간벡터 변조방식의 장점과 히스테리시스 전류제어기의 장점을 가지는 공간벡터 변조형 히스테리시스 전류제어기를 제공하기 위한 것이다.

#### 발명의 구성 및 작용

상기 목적을 달성하기 위한 수단으로서, 본 발명의 구성은, 3상 출력전압으로부터 2상의 출력전류를 변환시키는 전압원 펄스폭 변조 시스템과; 3개의 기준전류와 상기 2상의 출력전류를 수신하여, 이를 각각 가산 또는 감산한 3개의 오차전류를 출력하는 가산수단과; 상기 가산수단의 제1 오차전류를 수신하여, 제1 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제1 디지털값을 출력하는 제1 히스테리시스 비교기와; 상기 가산수단의 제2 오차전류를 수신하여, 제2 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제2 디지털값을 출력하는 제2 히스테리시스 비교기와; 상기 가산수단의 제3 오차전류를

수신하여, 제3 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제3 디지털값을 출력하는 제3 히스테리시스 비교기와; 상기 가산수단의 제1 오차전류를 수신하여, 제4 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제4 디지털값을 출력하는 제4 히스테리시스 비교기와; 상기 가산수단의 제2 오차전류를 수신하여, 제5 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제5 디지털값을 출력하는 제5 히스테리시스 비교기와; 상기 가산수단의 제3 오차전류를 수신하여, 제6 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제6 디지털값을 출력하는 제6 히스테리시스 비교기와; 출력 전압 벡터의 위치를 알아내기 위해, 전류벡터의 주파수 부호, 상기 제4, 제5, 제6 히스테리시스 비교기의 출력을 수신하여, 상기 주파수 부호에 따라, 6개 구역중 어느 한 구역을 결정하고, 이에 따라 공간벡터 변조된 제1 전압벡터, 제2 전압벡터, 영전압벡터를 출력하는 구역판별기와; 상기 제1, 제2, 제3 히스테리시스 비교기의 출력과 제1 전압벡터, 제2 전압벡터, 영전압벡터를 수신하여, 각각 설정된 구역에 따라 2상의 스위치만 스위칭 시킴으로써, 상기 전압원 펄스폭 변조 시스템의 스위칭 소자를 구동시킬 수 있는 제1, 제2, 제3 구동신호를 출력하는 스위칭 테이블로 이루어진다.

첨부한 도면을 참고로 하여, 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기를 설명하기로 한다.

제4도에 도시된 바와 같이, 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기의 구성은, 직류전원의 펄스폭을 변조하여 제1, 제2, 제3 출력전압(Voa, Vob, Voc)과 제1, 제2 출력전류(ioa, iob)를 출력하는 전압원 펄스폭변조 시스템(10)과; 제1 기준전류(ica)와 상기 제1 출력전류(ioa)의 차인 제1 오차전류(ica-ioa)를 출력하는 제1 가산기(51)와; 제2 기준전류(icb)와 상기 제2 출력전류(iob)의 차인 제2 오차전류(icb-iob)를 출력하는 제2 가산기(52)와; 상기 제1 기준전류(ica)의 역방향 전류(-ica)와 상기 제2 기준전류(icb)의 차(-ica-icb)인 제3 기준전류(icc)를 출력하는 제3 가산기(53)와; 상기 제1 출력전류(ioa)의 역방향 전류(-ioa)와 상기 제2 출력전류(iob)의 차(-ioa-iob)인 제3 출력전류(ioc)를 출력하는 제4 가산기(54)와; 제3 기준전류(icc)와 상기 제3 출력전류(ioc)의 차인 제3 오차전류(icc-ioc)를 출력하는 제5 가산기(55)와; 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제1 오차전류를 수신하여, 제1 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제1 디지털값(Bai)을 출력하는 제1 히스테리시스 비교기(31)와; 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제2 오차전류를 수신하여, 제2 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제2 디지털값(Bbi)을 출력하는 제2 히스테리시스 비교기(32)와; 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제3 오차전류를 수신하여, 제3 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제3 디지털값(Bci)을 출력하는 제3 히스테리시스 비교기(33)와; 상기 제1 오차전류를 수신하여, 제4 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제4 디지털값(Bao)을 출력하는 제4 히스테리시스 비교기(34)와; 상기 제2 오차전류를 수신하여, 제5 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제5 디지털값(Bbo)을 출력하는 제5 히스테리시스 비교기(35)와; 상기 제3 오차전류를 수신하여, 제6 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제6 디지털값(Bco)을 출력하는 제6 히스테리시스 비교기(36)와; 출력 전압벡터의 위치를 알아내기 위해, 전류벡터의 주파수 부호( $S(\omega_o)$ ), 상기 제4, 제5, 제6 히스테리시스 비교기(34, 35, 36)의 출력을 수신하여, 상기 주파수 부호( $S(\omega_o)$ )에 따라, 6개 구역중 어느 한 구역을 결정하고, 이에 따라 공간벡터 변조된 제1 전압벡터( $V_a$ ), 제2 전압벡터( $V_b$ ), 영전압벡터( $V_0$ )를 출력하는 구역 판별기(40)와; 상기 제1, 제2, 제3 히스테리시스 비교기(31, 32, 33)의 출력과 구역판별기(40)의 출력인 제1 전압벡터( $V_a$ ), 제2 전압벡터( $V_b$ ), 영전압벡터( $V_0$ )를 수신하여, 각각 설정된 구역에 따라 2상의 스위치만 스위칭 시킴으로써, 상기 전압원 펄스폭 변조 시스템의 스위칭 소자를 구동시킬 수 있는 제1, 제2, 제3 구동신호(S1, S3, S5)를 출력하는 스위칭 테이블(20)로 이루어진다.

상기 구성에 의한 본 발명의 실시예에 따른 공간벡터 변조형 히스테리시스 전류제어기의 작용은 다음과 같다.

제4도에서는 공간벡터 변조형 히스테리시스 전류제어기의 구성도를 보여주고 있다. 부하에 인가되는 3상 선전류 중에서 2상의 출력전류(ioa, iob)를 제한시켜 기준전류(ica, icb, icc)와의 전류오차를 만든 후, 이러한 전류오차를 주 히스테리시스 비교기(31, 32, 33)와 부 히스테리시스 비교기(34, 35, 36)에 입력한다.

먼저, 전압원 펄스폭 변조 시스템(10)은 직류전원의 펄스폭을 변조하여 제1, 제2, 제3 출력전압(Voa, Vob, Voc)과 제1, 제2 출력전류(ioa, iob)를 출력하게 된다.

다음에 가산수단으로서, 제1 가산기(51)는 제1 기준전류(ica)와 상기 제1 출력전류(ioa)의 차인 제1 오차전류(ica-ioa)를 출력하고, 제2 가산기(52)는 제2 기준전류(icb)와 상기 제2 출력전류(iob)의 차인 제2 오차전류(icb-iob)를 출력하고, 제3 가산기(53)는 상기 제1 기준전류(ica)의 역방향 전류(-ica)와 상기 제2 기준전류(icb)의 차(-ica-icb)인 제3 기준전류(icc)를 출력하며, 제4 가산기(54)는 상기 제1 출력전류(ioa)의 역방향 전류(-ioa)와 상기 제2 출력전류(iob)의 차(-ioa-iob)인 제3 출력전류(ioc)를 출력하고, 제5 가산기(55)는 제3 기준전류(icc)와 상기 제3 출력전류(ioc)의 차인 제3 오차전류(icc-ioc)를 출력한다.

그리고 주 히스테리시스 비교기로서, 제1 히스테리시스 비교기(31)는 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제1 오차전류를 수신하여, 제1 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제1 디지털값(Bai)을 출력하고, 제2 히스테리시스 비교기(32)는 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제2 오차전류를 수신하여, 제2 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제2 디지털값(Bbi)을 출력하며, 제3 히스테리시스 비교기(33)는 설정된 히스테리시스 범위 내로 전류오차를 제한시키기 위해, 상기 제3 오차전류를 수신하여, 제3 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제3 디지털값(Bci)을 출력한다.

그리고 부 히스테리시스 비교기로서, 제4 히스테리시스 비교기(34)는 상기 제1 오차전류를 수신하여, 제4 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제4 디지털값(Bao)을 출력하고, 제5 히스

테리시스 비교기(35)는 상기 제2 오차전류를 수신하여, 제5 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제5 디지털값(Bbo)을 출력하며, 제6 히스테리시스 비교기(36)는 상기 제3 오차전류를 수신하여, 제6 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제6 디지털값(Bco)을 출력하게 된다.

다음에 구역판별기(40)는 출력 전압벡터의 위치를 알아내기 위해, 전류벡터의 주파수 부호( $S(\omega_o)$ ), 상기 제4, 제5, 제6 히스테리시스 비교기(34, 35, 36)의 출력을 수신하여, 상기 주파수 부호( $S(\omega_o)$ ), 에 따라, 6개 구역중 어느 한 구역을 결정하고, 이에 따라 공간벡터 변조된 제1 전압벡터( $V_a$ ), 제2 전압벡터( $V_b$ ), 영전압벡터( $V_0$ )를 출력하게 된다.

상기 구역판별기(40)는 출력 전압벡터의 위치를 알아내는데 3상의 전류오차를 주 히스테리시스 폭보다 조금 더 큰 폭을 가지는 히스테리시스 비교기(34, 35, 36)에 입력하여 얻은 제4, 제5, 제6 디지털 출력(Bao, Bbo, Bco)과 전류벡터의 출력주파수( $\omega_o$ )의 부호( $\omega_o$ )를 가지고, 6개 구역중 한 구역을 결정한다. 다음 이에 따라 공간벡터 변조방식에서와 마찬가지로 인가될 수 있는 제한된 공간벡터들을 결정하게 된다.

제5도는 상전류의 오차와 전류벡터의 회전 방향에 관한 정보를 통해 구역을 결정하는 방법을 보이고 있으며, 예로 Bao=1, Bbo=0, Bco=0 일 때  $S(\omega_o)=1$ 인 경우에는 구역 1에,  $S(\omega_o)=0$ 인 경우에는 제4 구역(IV)에 있음을 나타낸다. 따라서 제1 구역(I)에 있는 경우에는 공간벡터 변조방식에서 이용하는 공간벡터들( $V_1, V_2, V_0$ )을 이용할 수 있음을 알 수 있다.

그리고 스위칭 테이블(20)은 상기 제1, 제2, 제3 히스테리시스 비교기(31, 32, 33)의 출력과 구역판별기(40)의 출력인 제1 전압벡터( $V_a$ ), 제2 전압벡터( $V_b$ ), 영전압벡터( $V_0$ )를 수신하여, 각각 설정된 구역에 따라 2상의 스위치만 스위칭 시킴으로써, 상기 전압원 펄스폭 변조 시스템의 스위칭 소자를 구동시킬 수 있는 제1, 제2, 제3 구동신호( $S_1, S_3, S_5$ )를 출력하게 된다.

여기에서 주파수 부호( $S(\omega_o)$ )가 1이면, 전류벡터의 방향이 반시계 방향인 경우이고, 주파수 부호( $S(\omega_o)$ )가 0이면 전류벡터의 방향이 시계 방향인 경우를 나타낸다. 3개의 주 히스테리시스 비교기(31, 32, 33)는 기준전류들을 추적하고, 지정된 히스테리시스 범위 내에 전류오차를 제한시키기 위해 사용되었으며, 구역에 따라 특정한 한 상의 스위치는 스위칭을 하지 않고, 나머지 2상의 스위치만 스위칭 시킴으로써 전류를 제어하게 된다.

제6도는 이와 같은 원리로 얻어진 구역에 따른 스위칭 테이블을 도시하고 있다. 각각의 구역에 따라 사용되는 공간벡터는 공간벡터 변조방식에 의해 공간벡터와 동일한 것을 알 수 있다.

제7도는 공간벡터 변조형 히스테리시스 전류제어기의 회로도를 보여주고 있다. 기준전류( $I_{ca}, I_{cb}, I_{cc}$ )와 출력전류( $I_{oa}, I_{ob}$ )간의 오차전류를 입력으로 하여, 각각 히스테리시스를 비교하여 디지털화된 값을 출력하게 된다. 여기에서 다수의 저항( $R_a, R_b, R_c, R_d, R_e$ )에 의해 상기 제1 내지 제6 히스테리시스 설정값을 임의로 설정할 수 있다. 여기에서 종속기는 비교기로 사용되고있고, 상부로부터 제1, 제4, 제2, 제5, 제3, 제6 히스테리시스 비교기(31, 34, 32, 35, 33, 36)의 순서로 되어 있다. 여기에서 출력되는 값이 프로그래머블 어레이 로직(Programmable Array Logic: PAL)으로 입력된다. 이때 상기 PAL은 구역판별기(40)와 스위칭 테이블(20)이 하나의 칩상에 구현되는 것을 나타내고 있으며, 결국 제7도는 제5도의 원리와 제6도의 스위칭 테이블에 도시된 것을 프로그래밍시켜 제1, 제2, 제3 구동신호( $S_1, S_3, S_5$ )를 출력하고 있는 것을 도시하고 있다.

따라서, 3상의 전류 지령치에 의한 실전류의 오차 및 전류벡터의 방향에 관한 정보를 이용하여 구역판별기(40)에서 구역을 판별하고, 스위칭 테이블(20)에 설정된 값에 따라 변조된 신호를 출력하게 되고, 제7도에 도시된 바와 같이, 전류 지령치에 대한 실전류의 오차를 비교하기 위한 비교기와 구역판별기 및 스위칭 테이블을 구성하기 위하여 각종 논리 소자들이 이용되고 있다.

그러므로 본 발명은 간단히 구현된 구역판별기를 사용함으로써 종래의 3상을 독립적으로 제어하는 히스테리시스 전류제어기가 가진 장점을 모두 유지하고, 아울러 공간벡터 변조방식과 마찬가지로 구역에 따라 제한된 공간벡터군을 사용하여 스위칭 수를 줄일 수 있게 된다.

#### 발명의 효과

본 발명의 효과는 3상 히스테리시스 전류제어기와 공간벡터 변조방식을 사용함으로써, 회로의 구현이 쉽고, 동적 응답이 빠르며, 최대전류 제한 능력과 부하 파라미터의 변동에 민감하지 않으며 최대출력 전압이 정현파 펄스폭 변조방식 보다 크고, 스위칭수도 대폭 줄일 수 있는 공간벡터 변조형 히스테리시스 전류제어기를 제공할 수 있다.

#### (57) 청구의 범위

##### 청구항 1

히스테리시스 전류제어기에 있어서, 3상 출력전압으로부터 2상의 출력전류를 궤환시키는 전압원 펄스폭 변조 시스템과; 3개의 기준전류와 상기 2상의 출력전류를 수신하여, 이를 각각 가산 또는 감산한 3개의 오차전류를 출력하는 가산수단과; 상기 가산수단의 제1 오차전류를 수신하여, 제1 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제1 디지털값을 출력하는 제1 히스테리시스 비교기와; 상기 가산수단의 제2 오차전류를 수신하여, 제2 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제2 디지털값을 출력하는 제2 히스테리시스 비교기와; 상기 가산수단의 제3 오차전류를 수신하여, 제3 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제3 디지털값을 출력하는 제3 히스테리시스 비교기와; 상기 가산수단의 제1 오차전류를 수신하여, 제4 히스테리시스 설정값과 비교하여 하이 또는 로우논리값

의 제4 디지털값을 출력하는 제4 히스테리시스 비교기와; 상기 가산수단의 제2 오차전류를 수신하여, 제5 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제5 디지털값을 출력하는 제5 히스테리시스 비교기와; 상기 가산수단의 제3 오차전류를 수신하여, 제6 히스테리시스 설정값과 비교하여 하이 또는 로우논리값의 제6 디지털값을 출력하는 제6 히스테리시스 비교기와; 출력 전압벡터의 위치를 알아내기 위해, 전류벡터의 주파수 부호, 상기 제4, 제5, 제6 히스테리시스 비교기의 출력을 수신하여, 상기 주파수 부호에 따라, 6개 구역중 어느 한 구역을 결정하고, 이에 따라 공간벡터 변조된 제1 전압벡터, 제2 전압벡터, 영전압벡터를 출력하는 구역판별기와; 상기 제1, 제2, 제3 히스테리시스 비교기의 출력과 제1 전압벡터, 제2 전압벡터, 영전압벡터를 수신하여, 각각 설정된 구역에 따라 2상의 스위치만 스위칭 시킴으로써, 상기 전압원 펄스폭 변조 시스템의 스위칭 소자를 구동시킬 수 있는 제1, 제2, 제3 구동신호를 출력하는 스위칭 테이블을 포함하는 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 2

제1항에 있어서, 상기 제4 히스테리시스 설정값은 제1 히스테리시스 설정값 보다 큰 값인 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 3

제1항에 있어서, 상기 제5 히스테리시스 설정값은 제2 히스테리시스 설정값보다 큰 값인 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 4

제1항에 있어서, 상기 제6 히스테리시스 설정값은 제3 히스테리시스 설정값 보다 큰 값인 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 5

제1항에 있어서, 상기 주파수 부호가 1이면, 전류벡터가 반시계 방향인 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 6

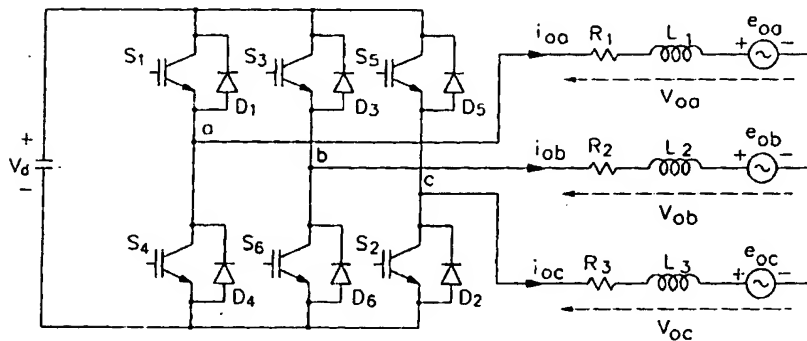
제1항에 있어서, 상기 주파수 부호가 0이면, 전류벡터가 시계 방향인 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

#### 청구항 7

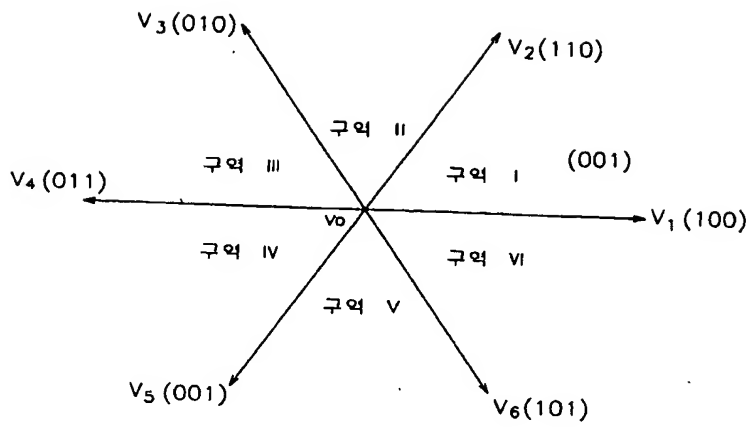
제1항에 있어서, 상기 구역판별기와 스위칭 테이블은, 하나의 프로그래머블 어레이 로직 소자에 의해 프로그래밍 되는 것을 특징으로 하는 공간벡터 변조형 히스테리시스 전류제어기.

도면

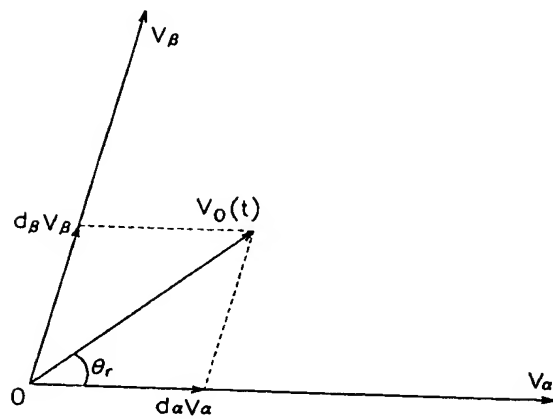
도면1



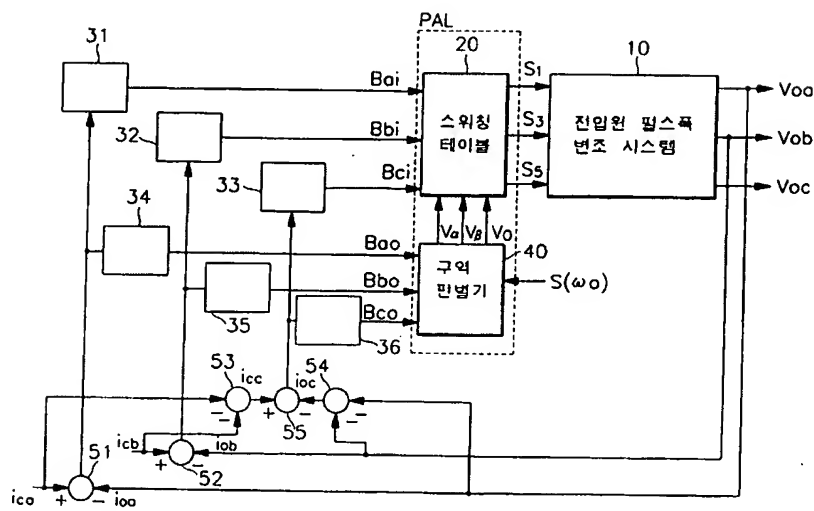
도면2



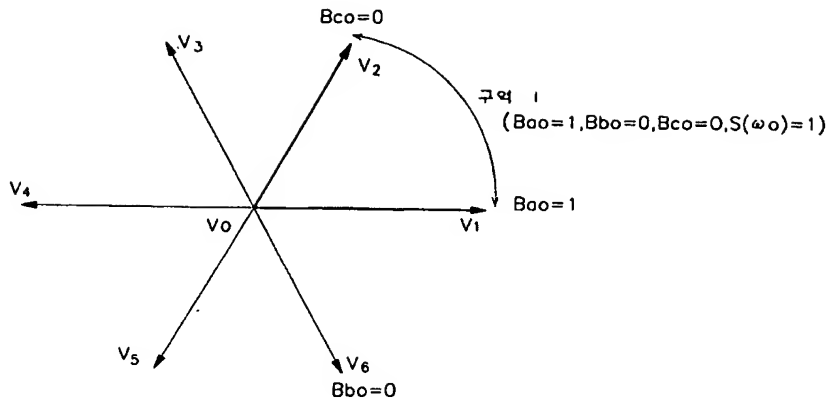
도면3



도면4



도면5



도면6

$B_{ao}$	$B_{bo}$	$B_{co}$	$S(\omega_o)$	$B_{oi}$	$B_{bi}$	$B_{ci}$	$V_k$	구역
or	1	0	0	1	0	0	$V_1$	I
	1	1	0	1	1	0	$V_2$	
	그 외 모든 경우						$V_0$	
or	1	1	0	1	1	0	$V_2$	II
	0	1	0	0	1	0	$V_3$	
	그 외 모든 경우						$V_0$	
or	0	1	0	0	1	0	$V_3$	III
	0	1	1	0	1	1	$V_4$	
	그 외 모든 경우						$V_0$	
or	0	1	1	0	1	1	$V_4$	IV
	0	0	1	0	0	1	$V_5$	
	그 외 모든 경우						$V_0$	
or	0	0	1	0	0	1	$V_5$	V
	1	0	1	1	0	1	$V_6$	
	그 외 모든 경우						$V_0$	
or	1	0	1	1	0	1	$V_6$	VI
	1	0	0	1	0	0	$V_1$	
	그 외 모든 경우						$V_0$	

도면7

